

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

CLIPPEDIMAGE= JP403171676A

PAT-NO: JP403171676A

DOCUMENT-IDENTIFIER: JP 03171676 A

TITLE: MANUFACTURE OF PHOTOELECTRIC CONVERSION DEVICE

PUBN-DATE: July 25, 1991

INVENTOR-INFORMATION:

NAME

UYA, SHINJI

MATSUNAGA, MASAYUKI

NIKI, YOSHIKO

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP

COUNTRY

N/A

APPL-NO: JP01308925

APPL-DATE: November 30, 1989

INT-CL (IPC): H01L031/10

US-CL-CURRENT: 438/73,438/FOR.137

ABSTRACT:

PURPOSE: To extinguish or not to produce a gettering center so as to obtain a photoelectric conversion device free from fine white smears by a method wherein a P-type high concentration impurity region is formed by implanting impurity ions into the surface of a photodiode, which is locally heated.

CONSTITUTION: A P<SP>-</SP> well region 2 is formed in an N-type silicon substrate 1, arrays of vertical CCD regions (N<SP>-</SP> layer) 3 and photodiode regions (N<SP>-</SP> layer) 11 are alternately formed in the

P<SP>-</SP> well region 2. The regions 3 and 11 are isolated from each other by a channel stopper (P<SP>+</SP> layer) 10 of a vertical CCD, and a P-type high concentration impurity region 12 is formed on the upper part of the photodiode 11. A polysilicon electrode 5 is formed on a vertical CCD 3 through the intermediary of a gate SiO<SB>2</SB> layer 4, and optical shielding layers 7 and 9 of aluminum are formed as sandwiched between a CVD-SiO<SB>2</SB> layer 6 and an insulating layer 8 of BPSG or the like.

COPYRIGHT: (C)1991,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-171676

⑬ Int. Cl.³

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)7月25日

H 01 L 31/10

9055-5F H 01 L 31/10

A

審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 光電変換装置の製造方法

⑯ 特 願 平1-308925

⑰ 出 願 平1(1989)11月30日

⑱ 発 明 者 宇 家 真 司 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合
研究所内
⑲ 発 明 者 松 長 誠 之 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合
研究所内
⑳ 発 明 者 仁 木 由 子 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合
研究所内
㉑ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地
㉒ 代 理 人 弁 理 士 猪 股 祥 晃 外1名

明 細 書

1. 発明の名称

光電変換装置の製造方法

2. 特許請求の範囲

(1) 半導体基板に形成されたフォトダイオードの表面に不純物イオンを打ち込むことによってp形高濃度不純物領域を形成する工程と前記p形高濃度不純物領域とその近傍を700℃以上に局所的に加熱する工程とを具備することを特徴とする光電変換装置の製造方法。

(2) 前記局所的に加熱する工程を打ち込む不純物イオンの運動エネルギーによって行うことを特徴とする請求項1の光電変換装置の製造方法。

3. 発明の詳細な説明

(発明の目的)

(産業上の利用分野)

本発明は、半導体基板に形成したフォトダイオードを光電変換に用いる光電変換装置の製造方法に関する。

(従来の技術)

半導体基板に形成したフォトダイオードを光電変換に用いる光電変換装置は、たとえば、CCDイメージセンサに用いられる。第6図は、1例としてあげた従来のCCDイメージセンサの断面図である。この図から分かるように、このイメージセンサでは半導体であるたとえばシリコン表面に形成したフォトダイオードはシリコン酸化膜に接しているので、そこに生ずる空乏層も当然この酸化膜に接する。したがって、シリコン-シリコン酸化膜界面にある準位からの発生電流は暗時の出力電流に大きく影響する。このフォトダイオードからの暗電流を低減させる方法として考えられたのが第1図に示す埋め込みフォトダイオードを有するCCDイメージセンサである。即ち、この酸化膜とフォトダイオードとの間にp型高濃度不純物領域(p⁺層)12を形成することを特徴としている。この半導体基板のフォトダイオード部分の深さ方向の不純物濃度分布は第5図に示すとうりである。

フォトダイオードの表面をp⁺層で被うため、Si

ー酸化膜界面がフォトダイオードと分離される。そのため、空乏層がSi-酸化膜界面には伸びず、Si-Si酸化膜界面にある準位の暗電流への影響は著しく低減する。この構造を採用すれば、従来のものに比べて1/10程度に暗電流を低減させることが可能である。第1図のように、表面をp⁺化した構造を形成するには、通常ボロンのイオン打ち込みを用いる。しかしながら、ボロンをイオン打ち込みする工程を用いたデバイスでは1チップあたり数千個の微小白キズが発生するという問題があり、量産製品への導入は困難であった。

発明者らは、フォトダイオード表面をボロンのイオン打ち込みによってp⁺化する工程によって微小白キズが発生するメカニズムを解明した。このメカニズムを解明するために行なった実験の手順は以下の通りである。

1. Si基板表面にボロンを加速電圧は50KeV、イオンのドーズ量は $5 \times 10^{14}/\text{cm}^2$ でイオン打ち込みする。
2. 100ppmのFe水溶液につけて基板表面にFeを吸

着させ乾燥させる。

3. 950℃で1時間のN₂アニールを行ってFeを十分に拡散させる。
4. 2次イオン質量分析にかける。

第3図は、ボロンのイオン打ち込み工程の後にFe汚染とN₂アニールを行なった試料を2次イオン質量分析で調べた結果である。ボロンイオン打ち込みとN₂アニールの工程を行なうことによって、Feがゲッターリングされて固定されることが実験によって明確になった。この固定されたFeはイオン打ち込みを行いアニールした直後のボロン原子の分布にほぼ対応する分布をもっている。イオン打ち込みをしただけではFeは固定されない。イオン打ち込みによって格子欠陥が発生し、その後のアニールによってFeが移動してこの欠陥にとらえられるものと考えられる。Fe以外のたとえばCuのような重金属原子においても同様な固定作用が起こる事が予想される。フォトダイオード近傍の重金属が固定された領域が空乏化した際には、固定された重金属原子は電荷の発生中心として働いて、

微小白キズとなって現われる。以上が微小白キズ発生の原因である。

(発明が解決しようとする課題)

前述のごとく、B (ボロン) のイオン打ち込みを行うとFeのような重金属原子を有効に固定するゲッターリングサイトが形成される。これが高温工程で高速に動き回る重金属を固定して電荷の発生・再結合中心となり、微小な出力レベルの白キズとなって現われる。本発明が解決しようとする課題は、ボロンイオン打ち込みによってp⁺層を形成する場合に形成される重金属を固定するゲッターリングセンターを消滅せしめて、又はこのゲッターリングセンターを発生させないで微小白キズの発生をなくした光電変換装置の製造方法を提供することにある。

(考案の構成)

(課題を解決するための手段)

本発明は、前述した課題を解決するためになされたもので、光電変換装置の製造方法において、第1は、半導体基板に形成されたフォトダイオー

ドの表面に不純物イオンを打ち込むことによってp形高濃度不純物領域を形成する工程と前記p形高濃度不純物領域とその近傍を700℃以上に局所的に加熱する工程とを具備することを特徴とし、第2は、この局所的に加熱する工程を打ち込む不純物イオンの運動エネルギーによって行うことを特徴としている。

(作用)

発明者らは局所的な加熱の作用を明らかにするために以下に手順を示す実験を行なった。

1. Si基板表面にボロンを加速電圧は50KeV、イオンのドーズ量は $5 \times 10^{14}/\text{cm}^2$ でイオン打ち込みする。
2. 局所的なアニールを温度を変えて行なう(電子ビームまたはイオンビームにより加熱する。)
3. 100ppmのFe溶液につけて基板表面にFeを吸着させ乾燥させる。
4. 950℃で1時間のN₂アニールを行ってFeを十分に拡散させる。
5. 2次イオン質量分析にかける。

第4図は、上記手順の実験結果をまとめたものである。第4図により、ボロンのイオン打ち込み工程の直後に行なう局所的なアニールの温度の増加にともなう、固定されるFe原子の量が低減していることがわかる。このことより、Feを固定したゲッタリングサイトは局所的な熱処理によって消滅する性質のものであることがわかる。従って、一定の温度を超えるアニールを実施することが有効であるが、通常の N_2 アニール工程では基板全体を加熱するため基板中の重金属原子全てが高速移動するため、ゲッタリングサイトに重金属原子が固定される確率が高くなってしまふ。本発明は、以上述べてきた課題を解決するために、イオン打ち込みを行なって不純物を導入した領域とその近傍を700℃以上に局所的に加熱し、その方法としては電子ビームやイオンビームによるアニールを用いる。もしくは、表面を p^+ 化するためのイオン打ち込み工程の条件を調整して打ち込む不純物イオン自体で700℃以上の局所アニールが起こるようにする。前記の手段によって、重金属原子が固

定されることなくゲッタリングサイトが消滅し、微小白キズの発生がなくなる。

(実施例)

本発明の一実施例を第1図～第5図を用いて説明する。

第1図は、本発明の光電変換装置を含んだCCDイメージセンサの画素部の断面図である。半導体基板はn形シリコン基板1からなり、この中にp-ウェル領域2が形成されている。このp-ウェル領域中に、垂直CCD領域(n^- 層)3の配列とフォトダイオード領域(n^- 層)11の配列とが交互に形成されている。垂直CCD領域3とフォトダイオード11とは、垂直CCDのチャンネルストップ(p^+ 層)10によって分離されている。フォトダイオード11の上部にフォトダイオード表面の p^+ 層、即ち、p形高濃度不純物領域12が形成される。この領域12はシリコン基板上に形成されたCVD- SiO_2 膜6とフォトダイオード11にはさまれていることになる。垂直CCD3の上にはゲート SiO_2 層4を介してポリシリコン電極5が形成されている。そ

の上に、CVD- SiO_2 層6とBPSGなどからなる絶縁層8にはさまれてアルミニウムで形成された光シールド層7、9が形成されている。

第2図はシリコン基板表面にボロンイオンを加速電圧50kV、ドーズ量 $5 \times 10^{14}/cm^2$ の打ち込みを行なった後に2次イオン質量分析を行なってボロン原子の濃度を求めたものである。基板表面から約0.17 μm の位置にボロン濃度のピークがある。Si基板中に十分なFe原子があれば N_2 アニールのように高温の熱処理をうけた後は第3図に示すようにボロン濃度のピークのある位置と同じ位置にFe原子がゲッタリングされる。

ゲッタリングされたFe原子は通常の高温熱処理工程ではほとんど動かない。もちろん、実際の光電変換装置の製造工程では、第3図に示すように高密度にFe原子が存在するのではない。基板中に微量に存在するFe原子がゲッタリングサイトがある領域のどこかで固定されて微小白キズとなるのである。ここで局所的なアニールを実施してイオン打ち込みによって不純物を導入した領域を700

℃以上に加熱すると、イオン打ち込み工程で発生したゲッタリングサイトは消滅する。また、表面を p^+ 化するためのイオン打ち込み工程の条件を調整して打ち込む不純物イオン自体で700℃以上の局所アニールが起こるようにすると、イオン打ち込み工程の中でゲッタリングサイトは発生しないのでFe汚染をしても第3図のようなFe原子の分布はみられない。打ち込まれた不純物イオン自体で局所アニールする少い電流では上らず、少なくとも700℃にするには、300 μA の電流が必要である。また、固定された重金属が原因で発生した微小白キズは殆んどなくなった。

(発明の効果)

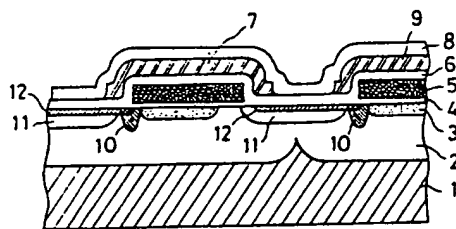
本発明による光電変換装置の製造方法は、シリコン基板上に形成したフォトダイオード表面に p^+ 層を形成する為のイオン打ち込み工程によって発生したゲッタリングサイトを局所的にアニールすることによって消滅、もしくは最初から発生させずにせしめて微小白キズをなくし、埋め込みフォトダイオード構造を製品技術として現実的なも

のとなし、低暗電流でありかつ微小白キズの発生しない高性能の光電変換装置の製造を可能とする。

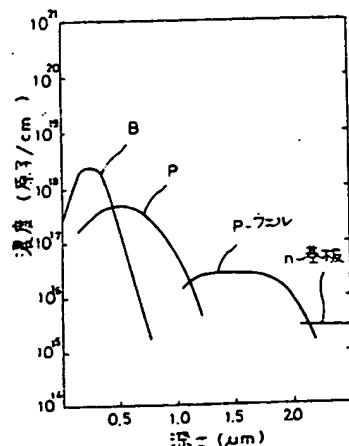
4. 図面の簡単な説明

第1図は、本発明の光電変換装置を組み込んだCCDイメージセンサの画素部の断面図、第2図は、本発明のボロン打ち込み後の深さ方向のボロン濃度分布図第3図は、本発明においてボロンイオンの打ち込みとFe汚染とN₂アニールを行った後の深さ方向の不純物濃度分布図、第4図は、本発明のFe固定量のFe吸着前の局所的アニールの温度に対する依存性を示す図、第5図は、本発明のフォトダイオードが形成された基板の深さ方向の不純物濃度分布図、第6図は、従来のCCDイメージセンサの画素部断面図である。

- 1…n形シリコン半導体基板
- 2…p形ウェル
- 3…垂直CCDのn⁺領域
- 4…ゲートSiO₂領域
- 5…ポリシリコン電極
- 6…CVD-SiO₂層
- 7…光シールド(第2アルミニウム層)
- 8…絶縁層
- 9…光シールド(第1アルミニウム層)



第1図



第5図

10…垂直CCDのチャンネルストップ

11…フォトダイオード(n⁺層)

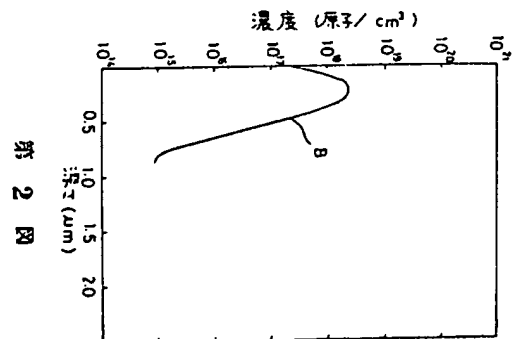
12…フォトダイオード表面のp⁺層

B…ボロン原子の濃度

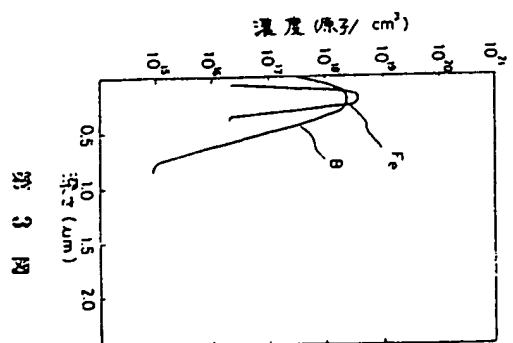
Fe…鉄原子の濃度

P…リン原子の濃度

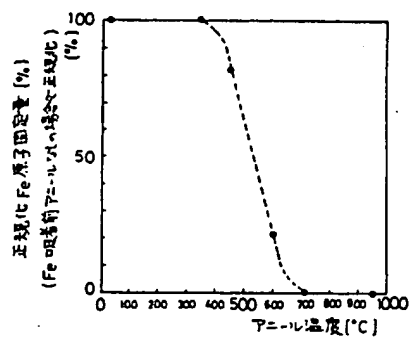
(8733) 代理人 井理士 猪股 祥晃(ほか1名)



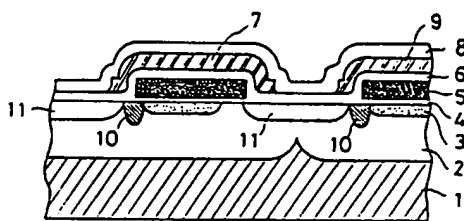
第2図



第3図



第 4 図



第 6 図